

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-135486

(43)Date of publication of application : 23.05.1995

(51)Int.Cl.

H04B 10/14
H04B 10/06
H04B 10/04
H04L 25/02
H04L 25/03

(21)Application number : 05-279965

(71)Applicant : FUJITSU LTD

(22)Date of filing : 10.11.1993

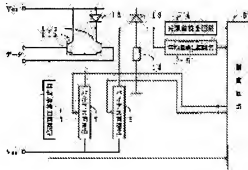
(72)Inventor : KIKUCHI HIDEYUKI
TSURUMI TSUTOMU

(54) AUTOMATIC POWER CONTROL METHOD FOR OPTICAL TRANSMISSION CIRCUIT AND AUTOMATIC POWER CONTROL CIRCUIT FOR OPTICAL TRANSMISSION CIRCUIT

(57)Abstract:

PURPOSE: To make an output power and a duty ratio constant by detecting a mean value of input data and a peak level and a mean value of a signal resulting from electric-conversion at a light receiving diode and controlling a bias current and a pulse current based on this.

CONSTITUTION: A control circuit 6 gives the terminal voltage of a resistor 14 as a reference voltage when a front output power of a laser diode 12 is a regular power. The circuit 6 controls a bias circuit(2) 8 so that the output voltage of a peak value detection circuit 4 is equal to a reference voltage to decide a bias current. Thus, the output of the diode 12 is controlled to have regular power. Then a mean value outputted from a mean value detection circuit(1) 3 and a mean value outputted from a mean value detection circuit(2) 5 are compared to control a bias current and a pulse current while keeping the optical output power constant. In this case, the pulse current is increased by the decreased bias current. This is implemented till the mean value of the circuit(2) 5 and the mean value of the circuit(1) 3 have a predetermined relation. Thus, the duty ratio is controlled to be 50% equal to the regular power.



特開平7-135486

(43) 公開日 平成7年(1995)5月23日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B 10/14				
10/06				
10/04				
H 0 4 L 25/02	S	9199-5K	H 0 4 B 9/ 00	S
		9372-5K		
審査請求 未請求 請求項の数 3 O L (全 7 頁) 最終頁に続く				

(21) 出願番号 特願平5-279965

(22) 出願日 平成5年(1993)11月10日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 菊地 英幸

栃木県小山市城東3丁目28番1号 富士通

ディジタル・テクノロジー株式会社内

(72) 発明者 鶴見 勉

栃木県小山市城東3丁目28番1号 富士通

ディジタル・テクノロジー株式会社内

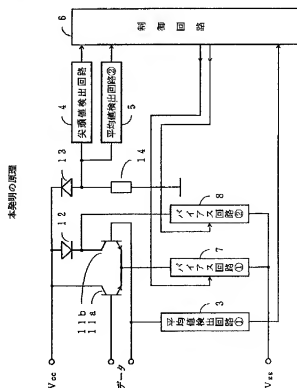
(74) 代理人 弁理士 井柘 貞一

(54) 【発明の名称】 光送信回路の自動パワー制御方法及び光送信回路の自動パワー制御回路

(57) 【要約】

【目的】 光送信回路の自動パワー制御方法及び自動パワー制御回路に関し、素子特性のばらつきや温度変動などの変動要因があっても、光出力波形のパワーとデューティ比を一定保つことができる光送信回路の自動パワー制御方法及び自動パワー制御回路を提供することを目的とする。

【構成】 平均値検出回路①において光送信回路に入力されるデータの平均値を検出し、レーザダイオードのバック光を電気変換した信号の尖頭値及び平均値を各々尖頭値検出回路及び平均値検出回路②で検出し、該レーザダイオードのバック光を電気変換した信号の尖頭値が、該レーザダイオードが正規な出力パワーを出力する時の尖頭値に等しくなるように、レーザダイオードのパルス電流を決定するバイアス回路③と、該レーザダイオードのバイアス電流を決定するバイアス回路②の少なくとも一方の電流を決定し、且つ、平均値検出回路①の出力と、平均値検出回路②の出力が等しくなるように、前記バイアス回路③と、前記バイアス回路②との少なくとも一方の電流を制御するように構成する。



【特許請求の範囲】

【請求項 1】 平均値検出回路①（３）において光送信回路に入力されるデータの平均値を検出し、

半導体レーザダイオードのバック光を電気変換した信号の尖頭値及び平均値を各々尖頭値検出回路（４）及び平均値検出回路②（５）によって検出し、

該半導体レーザダイオードのバック光を電気変換した信号の尖頭値が、該半導体レーザダイオードが正規な出力パワーを出力する時の尖頭値に等しくなるように、半導体レーザダイオードのパルス電流を決定するバイアス回路①（７）と、該半導体レーザダイオードのバイアス電流を決定するバイアス回路②（８）の少なくとも一方の電流を制御し、

且つ、前記平均値検出回路①の出力と、前記平均値検出回路②の出力が所定の関係になるように、前記バイアス回路①と、前記バイアス回路②の少なくとも一方の電流を制御することを特徴とする光送信回路の自動パワー制御方法。

【請求項 2】 請求項 1 記載の光送信回路の自動パワー制御方法を適用した光送信回路の自動パワー制御回路であって、

尖頭値検出回路の出力と、平均値検出回路①及び平均値検出回路②の出力をアナログ-デジタル変換して記憶し、

該尖頭値検出回路の出力電圧が、予め記憶している、半導体レーザダイオードが正規な出力パワーを出力する時の尖頭値に等しくなるように、半導体レーザダイオードのパルス電流を決定するバイアス回路①と、該半導体レーザダイオードのバイアス電流を決定するバイアス回路②の少なくとも一方の電流を決定する電圧を CPU が生成し、該生成された電圧をデジタル-アナログ変換して出力して半導体レーザダイオードのパルス電流を決定するバイアス回路①と、該半導体レーザダイオードのバイアス電流を決定するバイアス回路②の少なくとも一方に供給し、

該バイアス回路①とバイアス回路②の電流の和を一定に保つように CPU が二つの電圧を生成し、該生成された二つの電圧をデジタル-アナログ変換して出力して、

前記半導体レーザダイオードのパルス電流を決定するバイアス回路①と、該半導体レーザダイオードのバイアス電流を決定するバイアス回路②の電流を制御する制御回路を有することを特徴とする光送信回路の自動パワー制御回路。

【請求項 3】 請求項 1 記載の光送信回路の自動パワー制御方法を適用した光送信回路の自動パワー制御回路であって、

尖頭値検出回路の出力電圧と、半導体レーザダイオードが正規な出力パワーを出力する時の尖頭値である基準電圧との差を増幅する差動増幅器①の出力を、半導体レーザダイオードのバイアス電流を決定するバイアス回路②

のみに供給する場合は除いて、半導体レーザダイオードのパルス電流を決定するバイアス回路①と、該半導体レーザダイオードのバイアス電流を決定するバイアス回路②の少なくとも一方に供給し、

平均値検出回路①と平均値検出回路②の差を増幅する差動増幅器②の出力を前記バイアス回路②に供給する制御回路を有することを特徴とする光送信回路の自動パワー制御回路。

【発明の詳細な説明】

【 0 0 0 1 】

【産業上の利用分野】本発明は、光通信装置に用いられる光送信回路の自動パワー制御方法及び光送信回路の自動パワー制御回路に係り、特に、素子特性のばらつき、温度変動などの変動要因があっても、光送信回路の出力波形の振幅とデューティ比を一定に保つことが可能な光送信回路の自動パワー制御方法及び光送信回路の自動パワー制御回路に関する。

【 0 0 0 2 】光通信が実用化されてから 15 年以上の時間が経過している。この間に、電気信号を光信号に変換する発光素子は発光ダイオードから半導体レーザダイオードへと代わり、変調方式も発光素子の電流を電気信号で断続する直接変調方式の他に、発光素子が出力する光連続波を電気信号によって断続する外部変調方式も実用化されつつある。そして、変調方式に関しては、2～3 G b / s 程度以下の通信システムでは直接変調方式が、それ以上の通信システムでは外部変調方式が採用されるというように、使い分けられてゆくものと予想される。従って、直接変調方式に関しても性能の向上、価格の低下の追求が今後とも重要なテーマである。本発明は、この直接変調方式による光送信回路の出力波形を改善するためのものである。

【 0 0 0 3 】

【従来の技術】図 6 は、従来の光送信回路の構成である。図 6 において、11 a、11 b、11 c、11 d はトランジスタ、12 はレーザダイオード、13 は受光ダイオード、14 a、14 b、14 c は抵抗、15 はコンデンサ、16 は基準電圧源、17 は差動増幅器である。

【 0 0 0 4 】トランジスタ 11 a と 11 b は電気信号のデータを受け、レーザダイオードを駆動するトランジスタで、トランジスタ 11 c と抵抗 14 a がその駆動電流を決定する。そして、この駆動電流が光信号の振幅を決めるパルス電流である。一方、トランジスタ 11 d と抵抗 14 b は、半導体レーザダイオードのバイアス電流をスレショルド電流に設定する。つまり、データの論理レベルが「0」の時には半導体レーザダイオードにはバイアス電流が流れ、データの論理レベルが「1」の時には半導体レーザダイオードにはバイアス電流とパルス電流が流れる。そして、半導体レーザダイオードの出力光は光ファイバに結合されて、光伝送路へと導かれる。従って、光送信機の基本的機能は以上の素子で実現できる。

【0005】しかし、上記の基本的な構成ではレーザダイオードのフロント出力光に変動が生ずるので、以下に説明する自動パワー制御回路が用いられる。受光ダイオードはレーザダイオードのバック光を受けて光-電気変換する。抵抗14cはデータの振幅が正規な時にコンデンサ15の端子電圧が基準電圧源16の電圧に等しくなるように調整する。そして、差動増幅器17の出力をトランジスタ11cと11dのベースに帰還する。このようにすることにより、半導体レーザダイオードのフロント出力光のパワーを一定に制御できる。

【0006】しかし、例えば、温度が変動すると半導体レーザダイオードのスレショルド電流が変化して、上記の自動パワー制御回路では出力波形に変動が生ずる。図7は、温度が上昇した時を例にして、従来の自動パワー制御回路の問題点を説明する図である。初期温度ではバイアス電流はスレショルド電流 I_{th0} に等しい値に設定されているので、出力波形は図の細い実線ですうようにデューティ比が50%の波形になっている。ここで、温度が上昇すると、スレショルド電流が元の値より大きい値 I_{th1} に変化する。自動パワー制御回路が働いてパルス電流とバイアス電流を変化させるが、帰還は光出力パワーの変化だけによっているため、パルス電流とバイアス電流をともに最適値に制御することができない。従って、バイアス電流は温度上昇によるスレショルド電流の変化に追従することができず、上昇した温度におけるスレショルド電流 I_{th1} より小さな値になり、データ振幅が小さい間にはパルス電流が流れないことになる。このために出力波形では図の太い実線の如く論理レベル「1」のデューティ比が小さくなる。

【0007】図示はしないが、温度が低下するとスレショルド電流が低下し、バイアス電流はその変化に追従できないので、出力波形ではデータの論理レベルが「0」であってもレーザダイオードが発光する、所謂、消光比劣化が生ずる。

【0008】

【発明が解決しようとする課題】本発明は、かかる問題に対処して、温度変動などの変動要因があっても、光送信回路の出力パワーとデューティ比を一定に保つことができる、光送信回路の自動パワー制御方法及び光送信回路の自動パワー制御回路を提供することを目的とする。

【0009】

【課題を解決するための手段】図1は本発明の原理を示す図である。図1において、11a、11bはトランジスタ、12はレーザダイオード、13は受光ダイオード、14は抵抗、3は平均値検出回路①、4は尖頭値検出回路、5は平均値検出回路②、6は制御回路、7はバイアス回路①、8はバイアス回路②である。

【0010】本発明の原理の特徴は、入力データの平均値及び受光ダイオードが電気変換した信号の尖頭値と平均値を検出して制御回路に与え、パルス電流を決定する

バイアス回路①とバイアス電流を決定するバイアス回路②に異なる制御信号を加する点にある。

【0011】

【作用】図1の制御回路には、レーザダイオードのフロント出力パワーが正規のフロント出力パワーである時の抵抗14の端子電圧を基準電圧として与えてある。制御はプログラム制御でもハードウェアによる帰還によっても可能であるが、ここでは説明が容易なプログラム制御の場合を想定して説明する。

- 10 【0012】制御回路では尖頭値検出回路の出力電圧が基準電圧に等しくなるようにバイアス回路②を制御してバイアス電流を決める。これによって、レーザダイオードの出力パワーは正規のパワーに制御される。しかる後、平均値検出回路①と平均値検出回路②が出力する平均値を比較し、光出力パワーを一定に保ちながら、バイアス電流とパルス電流を制御する。この状態には、バイアス電流を減少した分だけパルス電流を増加させる。これを平均値検出回路②の平均値が平均値検出回路①の平均値と所定の関係になるまで行なう。これによって、光送信回路の出力パワーは正規のパワーに等しく、デューティ比も50%に制御できる。

【0013】

【実施例】図2は、作用で述べた電流の設定方法を図示したもので、図2(イ)は初期設定、図2(ロ)は温度変動があった場合を例にした設定変更を示す。

【0014】図2(イ)において、初期状態でレーザダイオードのスレショルド電流が I_{th0} であり、正規の光出力パワーが P_0 であるものとする。この時の初期のパルス電流とバイアス電流は、レーザダイオードの出力パワーが許容出力に達しない範囲であれば、どのような値に設定しても差支えないので、初期状態ではパルス電流もバイアス電流も零に設定してあると仮定する。この状態ではレーザダイオードは発光しないので尖頭値検出回路の出力は零である。制御回路は尖頭値検出回路の出力が正規の光出力パワーの時の尖頭値に等しくなるようにバイアス電流を制御して、光出力パワーが P_0 になる値 I_{b0} に一致させる。この状態ではパルス電流が零のままであるので、半導体レーザダイオードは所謂バイアス発光状態で、光出力はデータで変調されてはいない。そこで、光出力パワーを一定に保ちながら、即ち、バイアス電流とパルス電流の和を一定に保ちながら、バイアス電流とパルス電流を制御する。この制御を平均値検出回路①と平均値検出回路②の出力の差が所定の値であること、光出力波形のデューティ比が50%になったことを意味するので、光出力波形は出力パワーが P_0 に保たれ、且つ、デューティ比が50%になっている。この時にはバイアス電流はスレショルド電流 I_{th0} に等しい I_{b1} になり、パルス電流は I_{b0} から I_{b1} を引いた I_{p1} になっている。

【0015】パルス電流が I_{P1} 、バイアス電流が I_{B1} のまま動作を続けているうちに、温度が上昇したとする。この状態を図2(ロ)に示している。図2(ロ)において細い実線は元の温度におけるレーザダイオードの特性であり、太い実線が上昇した温度におけるレーザダイオードの特性である。上昇した温度においてはスレショルド電流は I_{th1} に上昇し、電流-電力特性の傾斜も緩くなる。温度が上昇してレーザダイオードの特性が変化しても、パルス電流とバイアス電流は初期設定のままであるで、光出力パワーは P_1 に低下する。これを尖頭値検出回路が検出して制御回路に伝える。制御回路は光出力パワーが元の P_0 に等しくなるまでバイアス電流を制御する。この時、バイアス電流は I_{B2} になり、パルス電流は I_{P1} のままでいる。従って、光出力波形は消光比劣化した状態になっており、平均値検出回路②の出力は平均値検出回路①の出力との関係で決まる正規の値より大きくなる。制御回路は平均値検出回路②の出力が平均値検出回路①の出力と所定の関係になるまでバイアス電流とパルス電流を制御する。両者が所定の関係になる時には、バイアス電流は上昇した温度におけるスレショルド電流 I_{th1} に等しい I_{B3} に等しくなり、パルス電流は $(I_{B2} + I_{P1} - I_{B3})$ に等しい I_{P2} になって、光出力パワーが正規の値に一致すると同時にデューティ比も50%になっている。

【0016】上記においては、バイアス電流を制御して光出力パワーを合わせ、しかる後にバイアス電流とパルス電流を制御してデューティ比を合わせる方法で説明したが、パルス電流を制御して光出力パワーを合わせた後にバイアス電流とパルス電流を制御しても効果は全く同じである。

【0017】又、最初にバイアス電流とパルス電流の和によって光出力パワーを合わせた後にバイアス電流とパルス電流を制御してデューティ比を合わせることも可能である。

【0018】図3は、制御回路の実施例である。図3において、61はCPU、62はメモリ、63a乃至63cはアナログ-デジタル変換回路、64a、64bはデジタル-アナログ変換回路である。尖頭値検出回路、平均値検出回路①、平均値検出回路②からの検出信号がアナログ-デジタル変換してCPUに取り込まれる。一方、CPUが算出した制御電圧はデジタル-アナログ変換回路を介して図1のバイアス回路④、バイアス回路⑤に供給される。以降の制御手順は上において詳述した通りである。

【0019】さて、バイアス電流とパルス電流を制御する際の制御ステップの決め方には、デジタル-アナログ変換回路の最小ステップ幅(LSB)で行う方法や、もっと大きなステップで制御して、二つの平均値検出回路の出力レベルの関係が逆転するなど状態が変化した時にステップを小さくして逆方向に制御する方法など、多

数の方法が考えられるが、全て本発明の技術に含まれるものである。

【0020】図4は、図1におけるバイアス回路の構成例である。図4において、71は調整可能な減衰器、72は差動増幅器、73はバイアス電流又はパルス電流を供給するトランジスタ、74は抵抗である。制御回路が出力する電圧を減衰器を介して入力し、電圧を正確に調整して差動増幅器の同相入力に印加し、出力はトランジスタのベースに印加し、差動増幅器の逆相入力にはトランジスタのエミッタの電圧を印加する構成になっている。

【0021】図5は、制御回路の第二の実施例を説明する図で、図5(イ)は尖頭値検出回路、平均値検出回路と共に図示した制御回路であり、図5(ロ)は制御回路の制御対象を示す。

【0022】図5(イ)において、3は平均値検出回路①、4は尖頭値検出回路、5は平均値検出回路②、65は差動増幅器によって構成される比較器①、66は差動増幅器によって構成される比較器②、67は基準電圧源である。そして、65乃至67で制御回路を構成する。

【0023】図5(イ)の回路は、上で説明したのと同じ作用をハードウェアで実現するためのものである。ハードウェア制御であるので、比較的低速で逐次的に制御できるプログラム制御と違って非常に高速な制御がかかるが、作用は同じである。そして、図5(ロ)に示すように、比較器①と比較器②の出力が制御対象の組合せは2通りである。その理由は、デューティ比の収束度を表す二つの平均値検出回路の出力の差によって直接バイアス電流を制御するのが物理的な動作に一致しており、従って、比較器①がパルス電流のみ、又は、パルス電流とバイアス電流を制御する2通りの制御が意味があるからである。

【0024】プログラム制御の場合にこの制約がないのは、実時間ではなく、逐次的に制御することが可能のために、いかなる制御をしても発散しないからである。従って、プログラム制御の方が制御の自由度が高い。一方、制御速度ではハードウェア制御の方が圧倒的に速いという利点がある。

【0025】

【発明の効果】以上説明した如く、本発明により、素子特性のばらつきや温度特性などの変動要因があっても、光通信システムに適用される送信きの光出力パワーと光送信回路のデューティ比を一定に保つ光送信回路の制御方法及び光送信回路の制御回路を実現することが可能になる。

【図面の簡単な説明】

【図1】 本発明の原理。

【図2】 電流の設定方法。

【図3】 制御回路の実施例。

【図4】 バイアス回路の構成例。

【図 5】 制御回路の第二の実施例。

【図 6】 従来の光送信回路。

【図 7】 従来の自動パワー制御回路の問題点（温度が上昇した場合）。

【符号の説明】

11a、11b トランジスタ

12 半導体レーザダイオード

13 受光ダイオード

14 抵抗

3 平均値検出回路①

4 尖頭値検出回路

5 平均値検出回路②

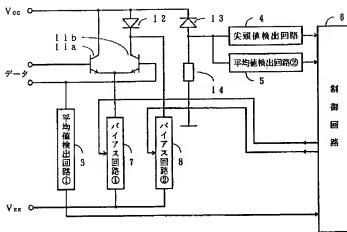
6 制御回路

7 バイアス回路①

8 バイアス回路②

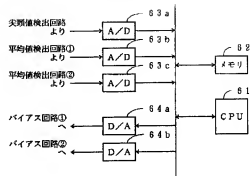
【図 1】

本発明の原理



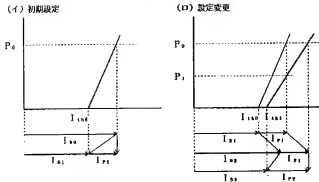
【図 3】

制御回路の実施例



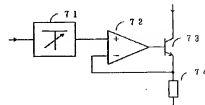
【図 2】

電流の設定方法



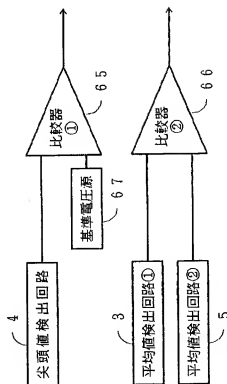
【図 4】

バイアス回路の構成例



制御回路の第二の実施例

(イ) 制御回路



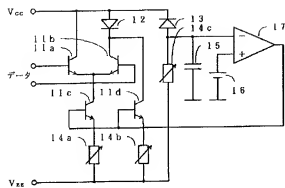
(ロ) 制御対象

比較器①の制御	比較器②の制御
I_P	I_B
I_P, I_B	I_B

【図 5】

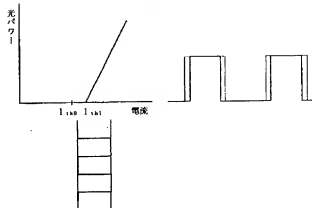
【図6】

従来の光送信回路



【図7】

従来の自動パワー制御回路の問題点（温度が上昇した時）



フロントページの続き

(51) Int. Cl.⁶

H04L 25/03

識別記号

庁内整理番号

F I

技術表示箇所

D 9199-5K